

Sesión IV

Entrada/Salida por interrupciones en el MIPS (I)

En los procesadores MIPS, una parte de la CPU llamada *coprocesador 0* mantiene la información que necesitan los programas que tratan las excepciones e interrupciones.

Los registros que son útiles al simulador para el procesamiento de las excepciones e interrupciones son los siguientes:

- El registro *EPC* (*Exception program counter*) enumerado como registro 14 del coprocesador 0 contiene la dirección de la instrucción que se estaba ejecutando cuando se ha producido la excepción.
- El registro *Status* contiene la máscara de interrupciones y los bits de autorización y está enumerado como registro 12 del coprocesador 0. La Figura 1 enumera los campos del registro *Status*. El campo *Máscara de interrupciones* contiene un bit para cada uno de los cinco niveles de interrupción de hardware y tres de software posibles. Un bit a 1 permite interrupción en ese nivel. Los seis bits de menos peso del registro *Status* forman una pila de profundidad de tres pares para los bits *núcleo/usuario* y *permiso de interrupción*. El bit *núcleo/usuario* vale 0 si el programa estaba en el núcleo del sistema operativo cuando se ha producido la excepción y 1 si se estaba ejecutando en modo usuario. Si el bit *permiso de interrupción* está a 1 se permiten interrupciones, si está a 0 están deshabilitadas.
- La Figura 2 enumera los campos del registro *Cause* y está enumerado como registro 13 del coprocesador 0. Los ocho bits *Pending interrupts* corresponde a los ocho niveles de interrupción. Cada bit pasa a 1 cuando se ha producido una interrupción en su nivel y no ha sido atendida. El campo *Exception code* describe la causa de la excepción. El valor 0 en ese campo indica una interrupción externa, y la rutina de manejo de interrupciones tiene que averiguar el causante de la interrupción, encuestando a los dispositivos que están siendo manejados mediante interrupciones.

Cuando el procesador acepta la interrupción, realiza los siguientes pasos:

1. Después de una interrupción el registro *EPC* contiene la dirección de la instrucción que se estaba ejecutando cuando se ha producido la interrupción.
2. Los 6 bits menos significativos del registro *Status* se desplazan dos bits a la izquierda de modo que los bits *actuales* pasan a ser los *previos* y los *previos* pasan a ser los *antiguos*. Los bits *antiguos* se pierden.
3. El procesador salta a un fragmento de código en la dirección 0x80000080 (en el espacio del núcleo), llamado **rutina de atención a la interrupción**. Este código determina la causa de la interrupción según el valor que hay en el registro *Cause* y salta al lugar adecuado del sistema operativo para resolver la interrupción.
4. Se restaura la máscara de interrupción y los bits *núcleo/usuario* previos, en el registro *Status* con la instrucción **rfe** (*return from exception*).
5. La rutina de interrupción retorna saltando a la instrucción siguiente a la que ha causado la excepción.

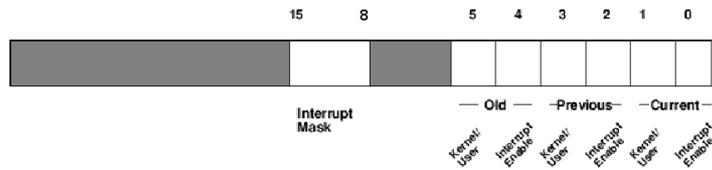


Figura 1: El registro de Estado (*Status*).

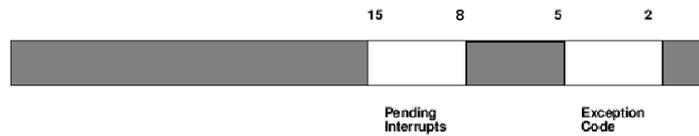


Figura 2: El registro de Causa (*Cause*).

Contesta a las siguientes cuestiones siguiendo paso a paso la rutina de servicio del sistema operativo que aparece cuando se pulsa una tecla (con la configuración interrupción). Se puede utilizar el código que suma los 3000 primeros números.

1. ¿Qué instrucción se va a ejecutar cuando termine la interrupción?
2. ¿Qué valor tiene el registro *Status* durante la ejecución de la rutina del sistema operativo que atiende a la interrupción? ¿Qué significa ese valor?
3. ¿Qué valor tiene el registro *Cause* cuando se está ejecutando la interrupción?
4. ¿Qué hace las cuatro primeras instrucciones de la **rutina de atención a la interrupción**?
5. ¿Qué instrucción se utiliza para copiar el valor del registro *Cause* a los registros de la CPU?
6. ¿Por qué la rutina de interrupción no necesita salvar los registros $\$k0$ y $\$k1$?
7. ¿Con qué instrucciones o instrucción se determina la causa de la interrupción?
8. Si la causa de la excepción es una interrupción externa los dispositivos conectados a las líneas de interrupción tienen que ser encuestados ¿Qué instrucciones hacen esta tarea?
9. Antes de volver, la rutina de atención a la interrupción restaura los valores de los registros. ¿Qué instrucciones utiliza?
10. ¿Qué instrucción restaura el valor del registro *Status*? ¿Qué significa ese valor?
11. ¿Con qué instrucciones se retorna a la instrucción siguiente que se estaba ejecutando cuando hubo la interrupción?
12. ¿Cuántos ciclos tarda la ejecución de la rutina de servicio?